UNIVERSIDADE FEDERAL DO RIO GRANDE DO NORTE

DEPARTAMENTO DE ENGENHARIA ELÉTRICA

BACHARELADO EM CIENCIA E TECNOLIGIA COM ENFASE EM ENGENHARIA MECATRÔNICA

RELATORIO MAQUINA RTL – MAQUINA DE VENDAS

NATAL

2018

UNIVERSIDADE FEDERAL DO RIO GRANDE DO NORTE

DEPARTAMENTO DE ENGENHARIA ELÉTRICA

BACHARELADO CIENCIA E TECNOLOGIA COM ENFASE EM ENGENHARIA MECATRÔNICA

CIRCUITOS DIGITAIS

ATYSON JAIME DE SOUSA MARTINS

RELATORIO MAQUINA RTL – MAQUINA DE VENDAS

NATAL

2018

**Sumário**

**1. Introdução 03**

**2. Fundamentação Teórica 04**

**3. Implementação 06**

**4. Resultados Obtidos 08**

**5. Conclusão 09**

**6. Referências Bibliográficas 10**

**1. Introdução**

Nesse relatório, estará presente todo o procedimento para escolha e construção da máquina RTL Máquina de Vendas em VHDL. Mas, antes vamos falar sobre o que é uma Máquina RTL (Register Transfer Lavel); essas maquinas são métodos usados para criar processadores que são a junção de um bloco de controle (onde fica toda a parte que controla o processador) com um bloco operacional (onde fica toda a parte que meche com dados do processador). Para se projetar uma maquina dessa é preciso seguir alguns passos, como: Obter a maquina de estados de nível alto; criar o bloco operacional; obter a maquina de estados finito do bloco de controle (FSM).

Além disso, foi necessário a utilização de uma RAM, mas a frente irei explicar melhor seu funcionamento, mas por hora ela basicamente funciona como uma memória, onde estará guardado tudo o que você precisa para o funcionamento de uma máquina de vendas.

Ademais, para a implementação do código foi divido a máquina em subestações, onde cada parte tinha sua função dentro do DataPath e acionada por um bloco de controle especifico seu.

**2. Fundamentação Teórica**

**3. Implementação**

**4. Resultados Obtidos**

A implementação do processador foi de certa forma extensa dada à verbosidade da linguagem. O teste das funções foi realizando através da execução do código na plataforma Vsim da altera, utilizando um false clock para a máquina de estados e o negado deste sinal destinado à memória RAM, e um arquivo de carregamento de memória com um programa teste destinado à execução de todas as funções exigidas.

Após testes exaustivos em simulador o código foi posteriormente testado em FPGA, utilizando interfaces de saída de dados destinados aos displays da placa, aliado a um código divisor de clock utilizado para reduzir o clock de operação da placa, 27 MHz, para um clock de operação de 10Hz.

Os teste físicos retornaram os resultados obtidos em simulador, constituindo um projeto implementável e sem sensibilidade a atrasos físicos dos circuitos do FPGA.

**5. Conclusão**

A utilização de circuitos microcontroladores e microprocessadores se tornou indispensável à vida humana nos últimos anos, e sua participação na composição de diversos dispositivos vem se tornando mais presente ao decorrer do tempo.

A máquina de Von Neumann apesar de seu caráter de construção e funcionamentos simples revolucionou o panorama da engenharia eletrônica e deu o pontapé inicial à construção dos processadores atuais, possibilitando os avanços à ciência que vieram acompanhados ao surgimento e aprimoramento dos computadores.

Neste documento foi possível a implementação bem sucedida de tal protótipo, possibilitando um maior conhecimento desta arquitetura e tornando mais fácil o entendimento do funcionamento da linguagem assembly como um todo.

**6. Referências Bibliográficas**

D’AMORE, R.; VHDL: descrição e síntese de circuitos digitais. 2.ed. Rio de Janeiro: LTC, 2015. 292p.

STALLINGS, William. Arquitetura e organização de computadores. 8. ed. São Paulo: Pearson Prentice Hall, 2010.

VAHID, F.; Sistemas Digitais: projeto, otimização e HSLs; tradução Anatólio Laschuk. – Porto Alegre: Artmed, 2008. 560p.